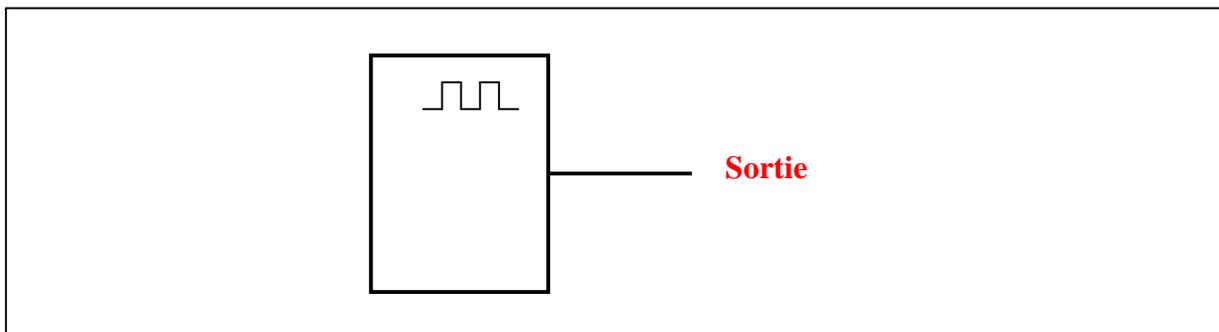




LA FONCTION « ASTABLE »

I - PRINCIPE

I.1 – Représentation normalisée

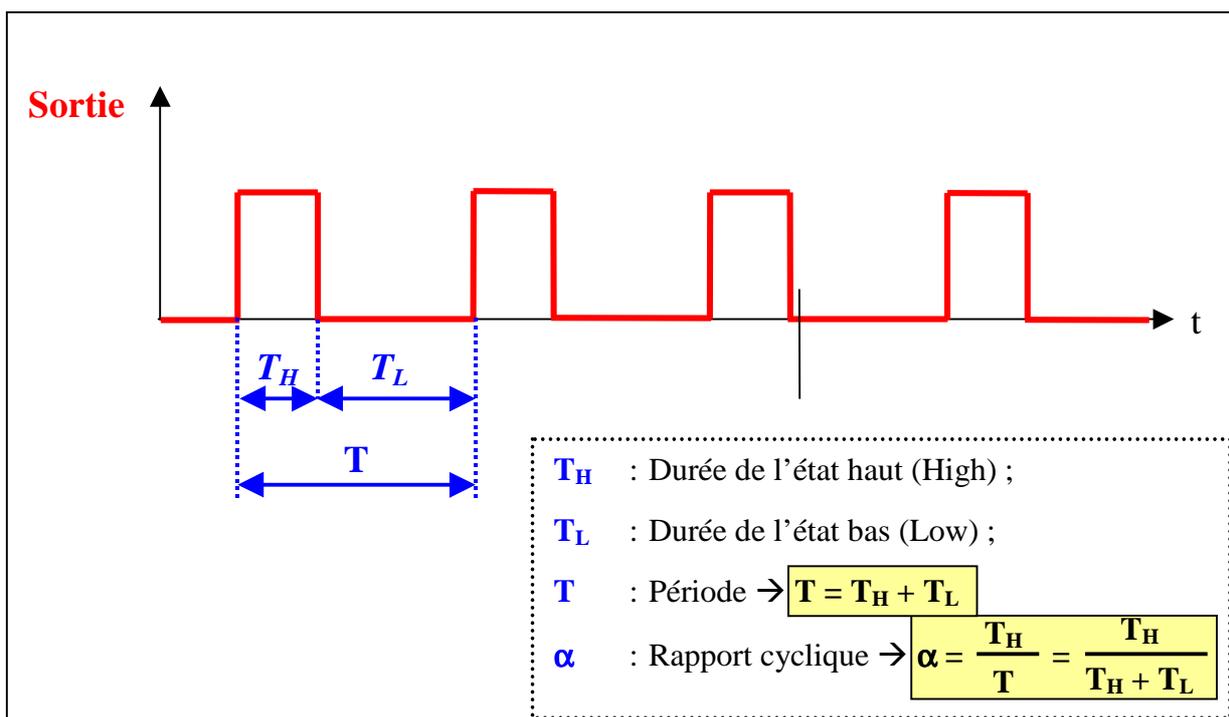


I.2 – Principe et chronogrammes de fonctionnement

Lors du traitement d'un signal analogique ou logique, il est souvent nécessaire de disposer de signaux de référence (durée, période, rapport cyclique).

Un multivibrateur ou oscillateur à relaxation, est un montage bistable possédant deux états de repos et passant périodiquement d'un état de repos à l'autre. Il se comporte donc comme un générateur de signaux rectangulaires, les oscillations obtenues étant appelées oscillations de relaxation. Ces oscillations sont obtenues sans qu'aucune tension d'entrée ne soit appliquée à l'entrée du montage.

Fonction ASTABLE = Production autonome d'un signal rectangulaire périodique.



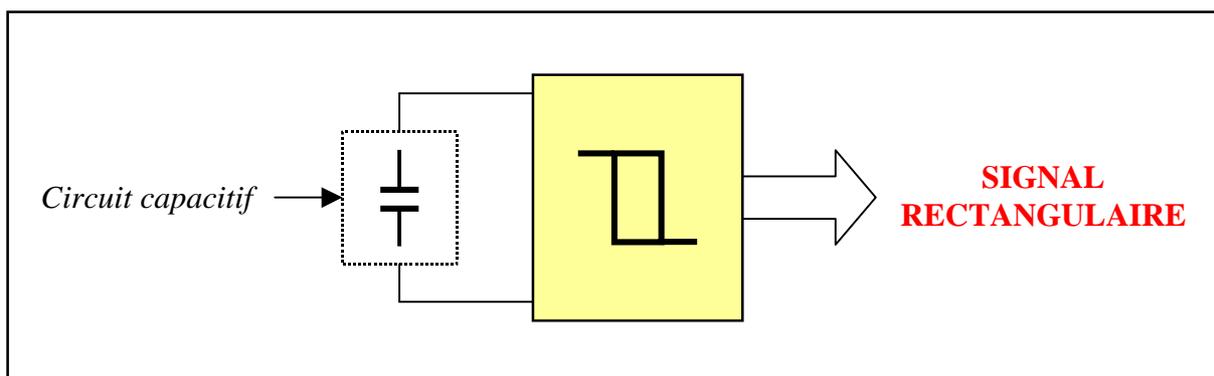


Un montage Astable est donc constitué d'un circuit capacitif et d'un comparateur à hystérésis. Les charges et décharges successives du condensateur provoquent le changement de l'état de la sortie du comparateur. La tension de sortie présente donc 2 niveaux de tension, ceux du comparateur.

Le comparateur à hystérésis est constitué :

- D'opérateurs logiques,
- ou
- De circuits spécialisés,

qui commandent les charges et décharges du circuit capacitif.



La période et le rapport cyclique du signal ainsi généré dépendent des caractéristiques des éléments, résistances et capacités, qui constituent le circuit capacitif.



II – LES DIFFÉRENTS TYPES DE MONOSTABLES

<u>Structure à AIL</u>	<u>Structure à portes logiques C-MOS</u>	<u>Structure à porte Trigger Inverseur</u>	<u>Structure à CI spécialisé: NE555</u>
<p>Soit $a = \frac{R3}{R2 + R3}$</p> <p>$T = 2 \cdot R1 \cdot C1 \cdot \ln\left(\frac{1+a}{1-a}\right)$</p> <p>$\alpha = 0,5$</p>	<p>Si on considère qu'en C-MOS le seuil d'entrée de basculement d'une porte est $\frac{VDD}{2}$:</p> <p>$T = 2 \cdot R1 \cdot C1 \cdot \ln(3)$</p> <p>$T \approx 2,2 R1 \cdot C1$</p> <p>$\alpha = 0,5$</p>	<p>$ton = R1 \cdot C1 \cdot \ln\left(\frac{VDD - VT-}{VDD - VT+}\right)$</p> <p>$toff = R1 \cdot C1 \cdot \ln\left(\frac{VT+}{VT-}\right)$</p> <p>$T = ton + toff$</p> <p>Si les seuils sont symétriques par rapport à $\frac{VDD}{2}$, $\alpha = 0,5$</p>	<p>$ton = R1 \cdot C1 \cdot \ln(2)$</p> <p>$toff = R2 \cdot C1 \cdot \ln(2)$</p> <p>$T = ton + toff$</p> <p>$= C1 \cdot (R1 + R2) \cdot \ln(2)$</p> <p>$T \approx 0,7 \cdot (R1 + R2) \cdot C1$</p> <p>$\alpha = \frac{R1}{R1 + R2}$</p>

Remarques :

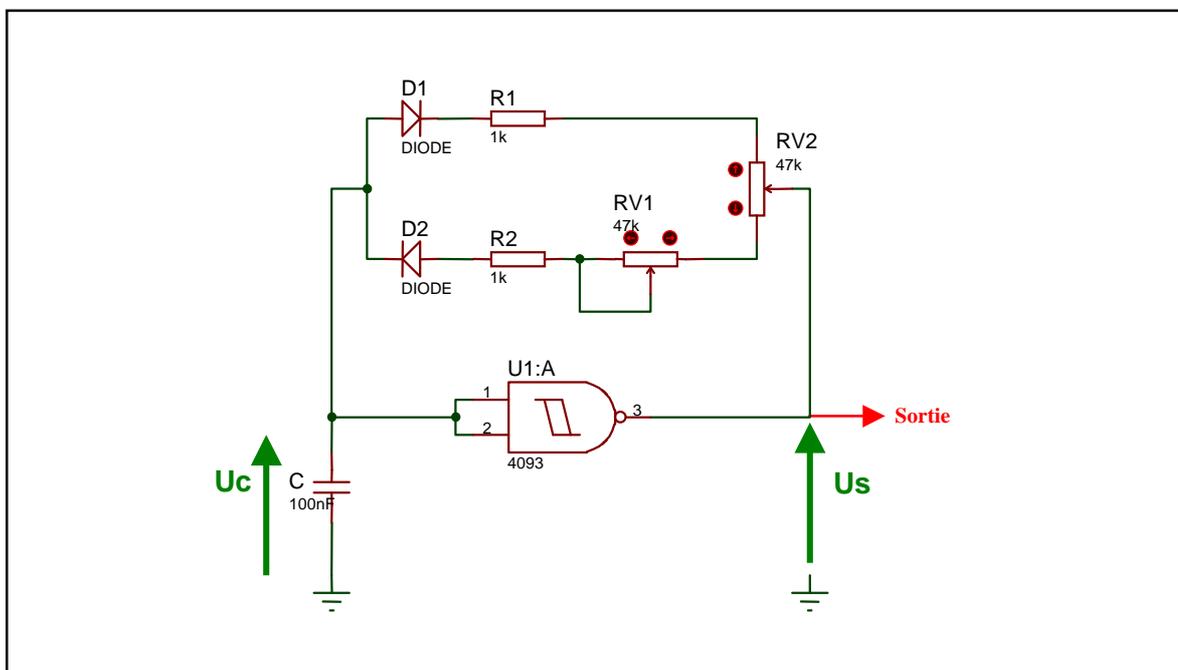
- Les alimentations des CI logiques n'ont pas été représentées,
- Le tracé des courbes $Uc=f(t)$ a été linéarisé pour une facilité de représentation (forme réelle : exponentielle).



III – EXERCICES

EXERCICE 1

On étudie un Astable réalisé avec une porte logique NAND à Trigger de Schmitt. Il s'agit de l'opérateur logique « **4093** ».



Ouverture du fichier avec le logiciel « Proteus »

Q1 - Ouvrir le fichier « [Astable 4093 f et \$\alpha\$ variables.DSN](#) ».

Réglages des caractéristiques du signal « U_s » avec les potentiomètres "RV1" et "RV2"

- Q2 - Lancer la simulation active et visualiser les deux signaux « U_s » et « U_c ». Effectuer les réglages nécessaires de l'oscilloscope afin de visualiser les deux signaux correctement.
- Q3 - Agir sur les réglages des potentiomètres « RV1 » et « RV2 » et déterminer l'incidence de chaque potentiomètre sur les caractéristiques temporelles du signal « U_s ».

Potentiomètres	Réglage de :
RV1	La fréquence « f » ou de la période « T ».
RV2	Du rapport cyclique « α ».

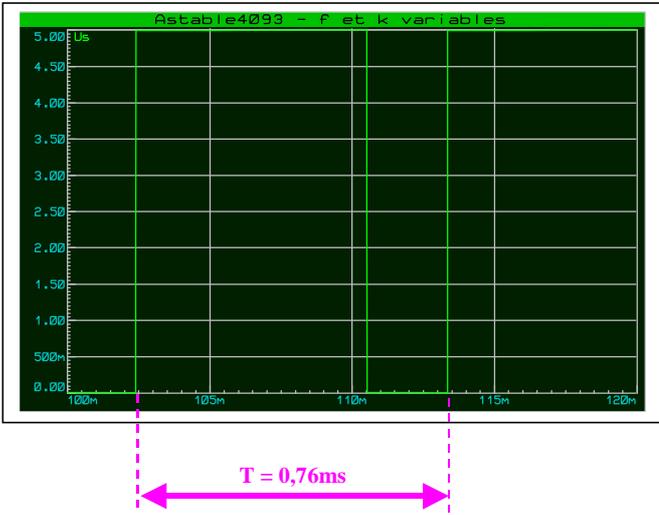
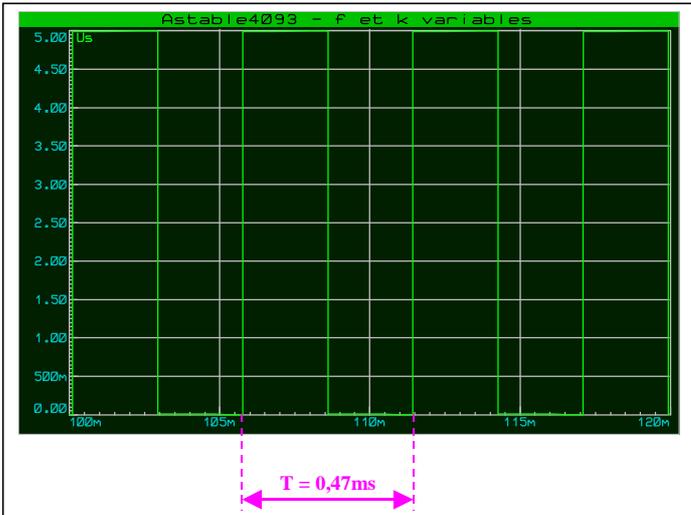


Détermination de la plage de variation de la fréquence « f »

Q4 - Pour une position médiane de « RV1 » et pour les deux positions extrêmes de « RV2 » :

- Visualiser le signal « Us » sur un « Graphe » de simulation,
- Mesurer la période « T »,
- Déterminer la fréquence « f »,
- En déduire la plage de variation de la fréquence « f ».

Compléter le tableau.

Position « 1 »		
<i>Graph</i>	<i>Période « T »</i>	<i>Fréquence « f »</i>
	T = 0,76ms	f = 1315 Hz
Position « 2 »		
<i>Graph</i>	<i>Période « T »</i>	<i>Fréquence « f »</i>
	T = 0,47ms	f = 2127 Hz

0,47ms < T < 0,76ms ⇒ 1315 Hz < f < 2127 Hz



Détermination de la plage de variation du rapport cyclique « α »

Q5 - Pour une position médiane de « RV2 » et pour les deux positions extrêmes de « RV1 » :

- Visualiser le signal « U_s » sur un « Graphe » de simulation,
- Mesurer les durées « T_H » et « T_B »,
- Déterminer le rapport cyclique « α »,
- En déduire la plage de variation du rapport cyclique « α ».

Compléter le tableau.

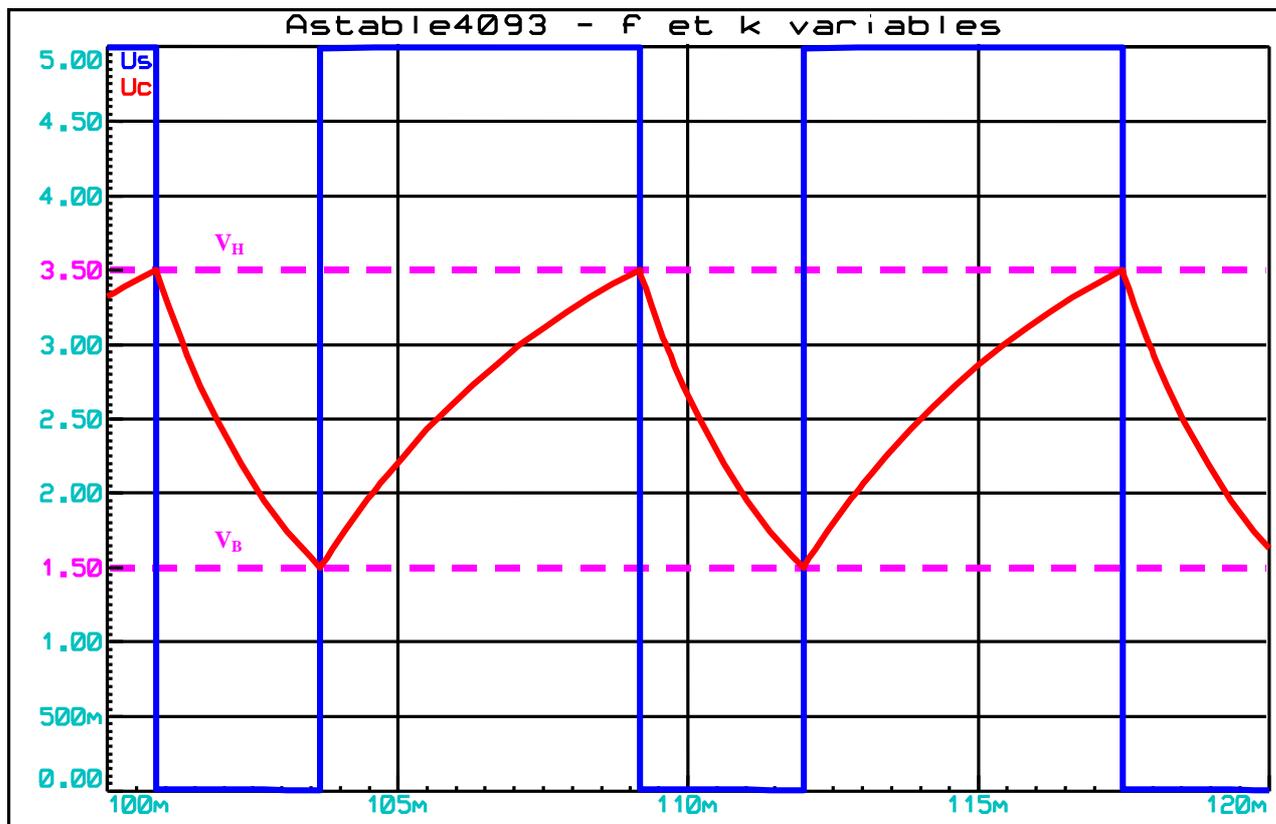
Position « 1 »		
<i>Graphe</i>	<i>T_H et T_B</i>	<i>Rapport cyclique « α »</i>
	<p>T_H = 2,9ms T_B = 5,5ms</p>	<p>$\alpha = 0,34$</p>
Position « 2 »		
<i>Graphe</i>	<i>T_H et T_B</i>	<i>Rapport cyclique « α »</i>
	<p>T_H = 8,1ms T_B = 0,1ms</p>	<p>$\alpha = 0,987$</p>

$0,34 < \alpha < 0,987$



Détermination des seuils de basculement de la porte logique

Q6 - Visualiser sur un même graphe « Uc » et « Us » et imprimer à l'échelle 2/3. Puis repérer les deux seuils de basculement « V_H » (Seuil Haut) et « V_B » (Seuil Bas).



Q7 - Rechercher dans la [documentation technique](#) de circuit logique « 4093 » les valeurs des deux seuils de basculement donnés par le constructeur. Les deux seuils mesurés correspondent-ils aux données du constructeur ?

Philips Semiconductors		Product specification				
Quadruple 2-input NAND Schmitt trigger		HEF4093B gates				
DC CHARACTERISTICS						
$V_{SS} = 0\text{ V}$; $T_{amb} = 25\text{ °C}$						
	V_{DD} V	SYMBOL	MIN.	TYP.	MAX.	
Hysteresis voltage	5	V_H	0,4	0,7	-	V
	10		0,6	1,0	-	V
	15		0,7	1,3	-	V
Switching levels positive-going input voltage	5	V_P	1,9	2,9	3,5	V
	10		3,6	5,2	7	V
Switching levels negative-going input voltage	15	V_N	4,7	7,3	11	V
	5		1,5	2,2	3,1	V
	10		3	4,2	6,4	V
	15		4	6,0	10,3	V

V_H mesurée = V_P max du constructeur,
 V_B mesurée = V_N min du constructeur.
Les deux seuils de basculement sont bien compris dans la fourchette de valeurs précisée par le constructeur.

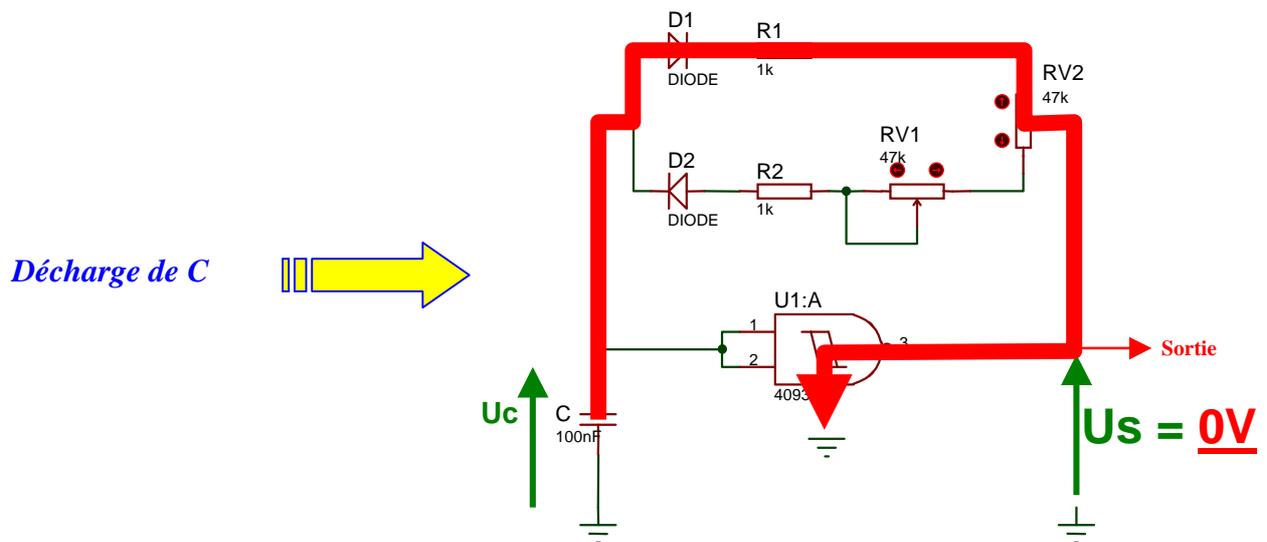
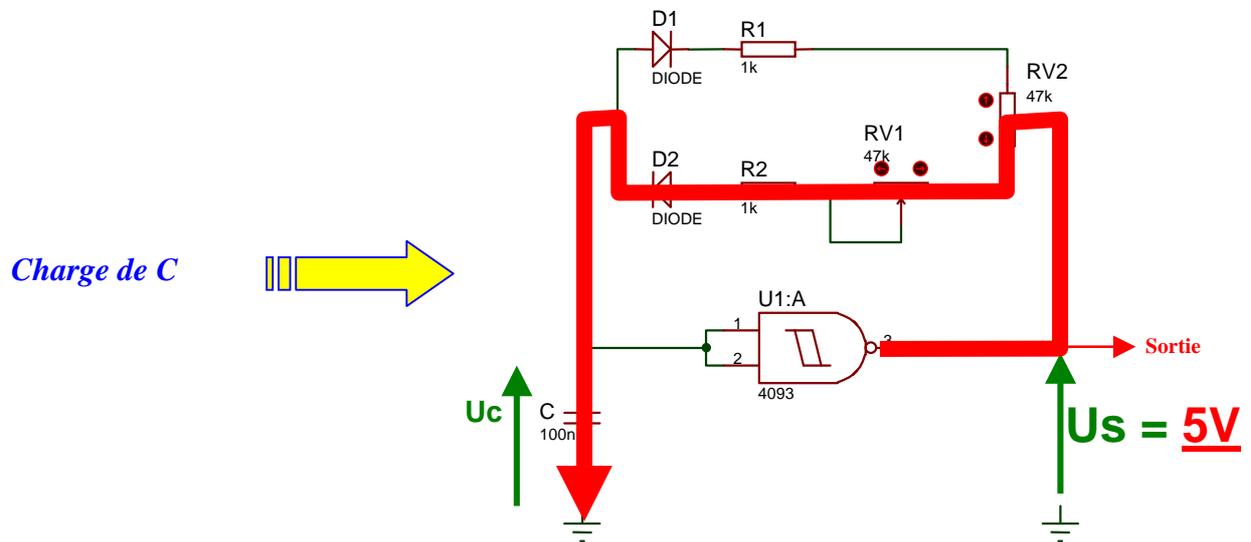


Calcul des durées « T_H » et « T_B »

Q8 - Compléter le tableau en précisant la valeur de la ddp « U_s » lors de la charge et de la décharge du condensateur « C ».

C	U_s
Charge	5V
Décharge	0V

Q9 - Sur les figures ci-dessous, repérer en le coloriant, le circuit du courant lors de la charge et lors de la décharge du condensateur « C ».





Q10 - Calculer les durées « T_H » et « T_B » et en déduire la période « T » de la ddp « U_s », sachant que les potentiomètres ont leur curseur à mi-course.

Calcul de T_H

$$T_H = \left(R_2 + \frac{RV_2}{2} + \frac{RV_1}{2} \right) \cdot C \cdot \ln \frac{V_{CC} - V_B}{V_{CC} - V_H}$$

$$T_H = \left(10^{+3} + \frac{47 \cdot 10^{+3} + 47 \cdot 10^{+3}}{2} \right) \cdot 100 \cdot 10^{-9} \cdot \ln \frac{5 - 1,5}{5 - 3,5}$$

$$T_H = 4,8 \cdot 10^{-3} \cdot \ln(2,33)$$

Soit $T_H = 4,06 \text{ ms}$

Calcul de T_B

$$T_B = \left(R_1 + \frac{RV_2}{2} \right) \cdot C \cdot \ln \frac{V_H}{V_B}$$

$$T_B = \left(10^{+3} + \frac{47 \cdot 10^{+3}}{2} \right) \cdot 100 \cdot 10^{-9} \cdot \ln \frac{3,5}{1,5}$$

$$T_B = 2,45 \cdot 10^{-3} \cdot \ln(2,33)$$

Soit $T_B = 2,07 \text{ ms}$

Calcul de la période « T »

$$T = T_H + T_B$$

$$T = 4,06 \cdot 10^{-3} + 2,07 \cdot 10^{-3}$$

Soit $T = 6,13 \text{ ms}$

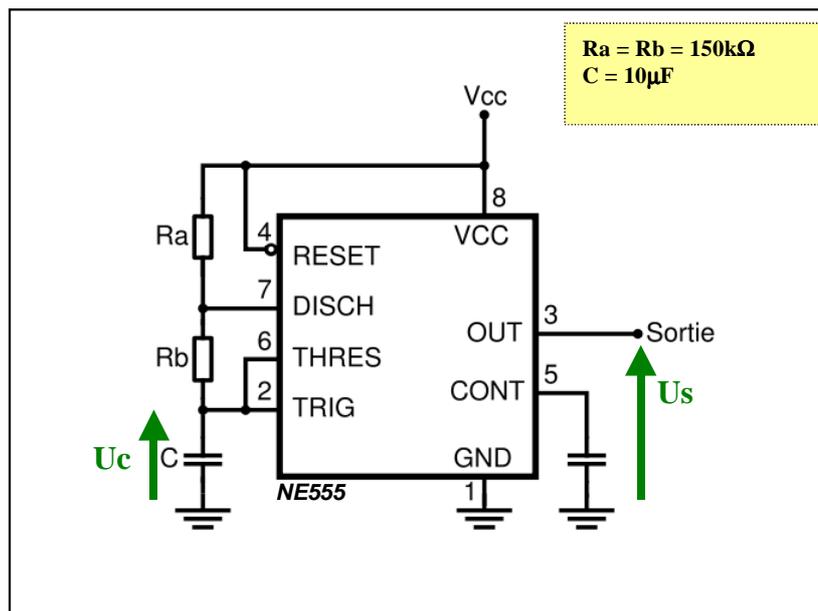
Q10 - Donner la relation simple entre T_H et T_B lorsque les réglages de RV_1 et RV_2 sont identiques.

$$T_H = 2 \cdot T_B$$



EXERCICE 2

On étudie un Astable réalisé avec un circuit spécialisé, le « **555** ».



Détermination de la durée des états haut et bas et, de la période de « Us »

Q1 - À l'aide de la documentation technique du circuit « **NE555** », déterminer la durée de l'état haut et la durée de l'état bas de la ddp « Us ».
En déduire la période « T » et la fréquence « f » de « Us ».

1) Calcul de la durée de l'état haut

$$T_H = 0,693 \cdot (R_a + R_b) \cdot C$$

$$T_H = 0,693 \cdot (150 \cdot 10^3 + 150 \cdot 10^3) \cdot 10 \cdot 10^{-6}$$

$$T_H = 2,08 \text{ s}$$

2) Calcul de la durée de l'état bas

$$T_B = 0,693 \cdot R_b \cdot C$$

$$T_B = 0,693 \cdot 150 \cdot 10^3 \cdot 10 \cdot 10^{-6}$$

$$T_B = 1,04 \text{ s}$$

3) Calcul de la période « T »

$$T = T_H + T_B$$

$$T = 2,08 + 1,04$$

$$T = 3,12 \text{ s}$$

4) Calcul de la fréquence « f »

$$f = 1/T$$

$$f = 1 / 3,12$$

$$f = 0,32 \text{ Hz}$$

Détermination du rapport cyclique

Q2 - En déduire le rapport cyclique « α ».

$$\alpha = \frac{T_H}{T}$$

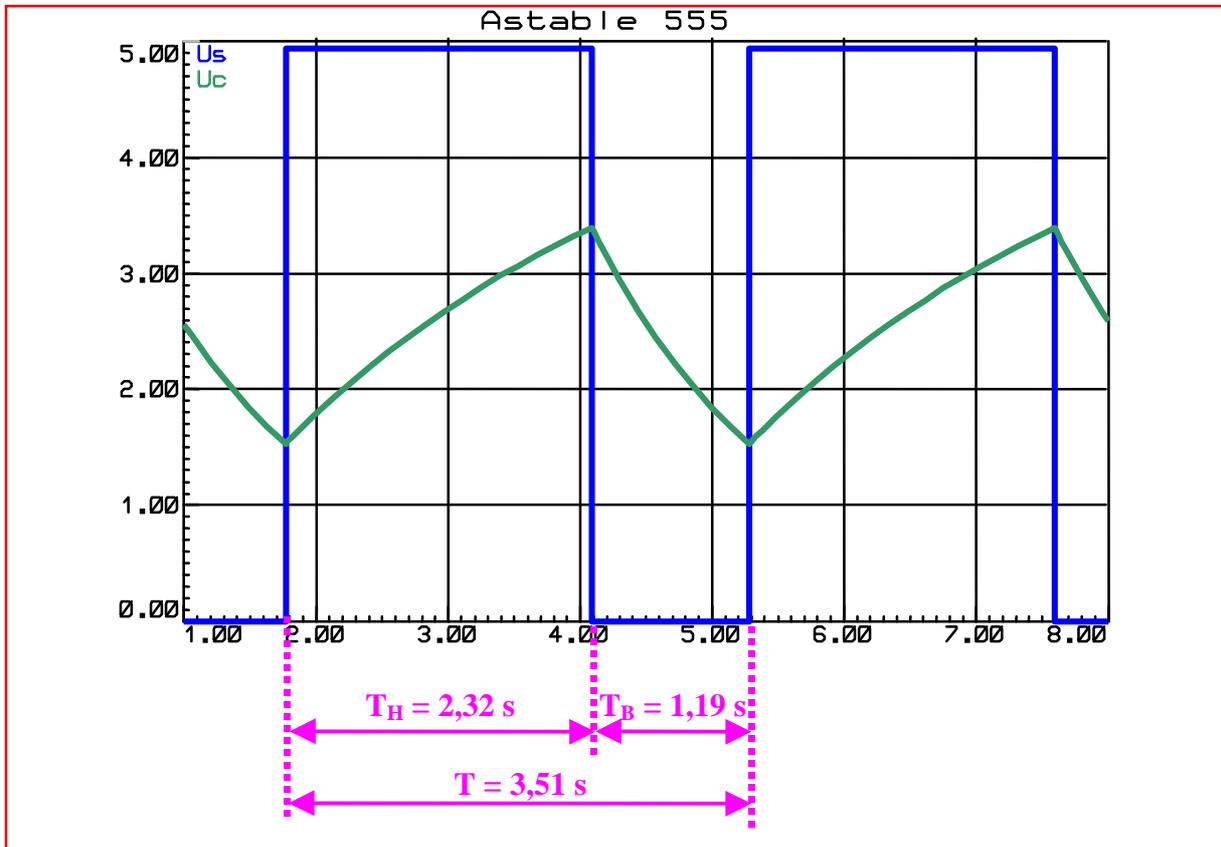
$$\alpha = \frac{2,08}{3,12}$$

$$\text{Soit } \alpha = 0,66 = 2/3$$



Simulation du montage

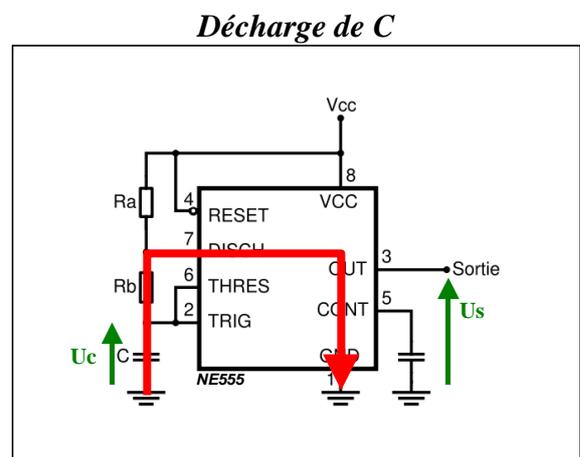
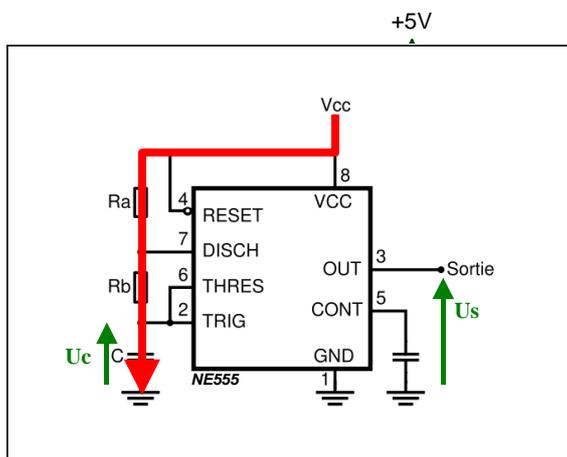
- Q3 -** Ouvrir le fichier « [Astable 555](#) » et lancer la simulation. Imprimer et coller le « Graphe de simulation ».
Repérer T_H , T_B et T .



Charge et décharge du condensateur C

- Q4 -** Sur les figures ci-dessous, repérer en le coloriant, le circuit du courant lors de la charge et lors de la décharge du condensateur « C ».
Pour cela, vous pouvez vous consulter le site suivant :

<http://www.ac-nancy-metz.fr/Pres-etab/Loritz/formations/ssi/cours/electronique/astable/555.htm>





Q5 - Déterminer les constantes de charge et de décharge du condensateur C. Justifier.

C se charge à travers Ra et Rb → $\tau_{charge} = (R_a + R_b) \cdot C$

C se décharge à travers Rb → $\tau_{décharge} = R_b \cdot C$

Q6 - Justifier que $T_H = 2 \cdot T_B$.

Ra = Rb donc $\tau_{charge} = 2 \cdot \tau_{décharge}$

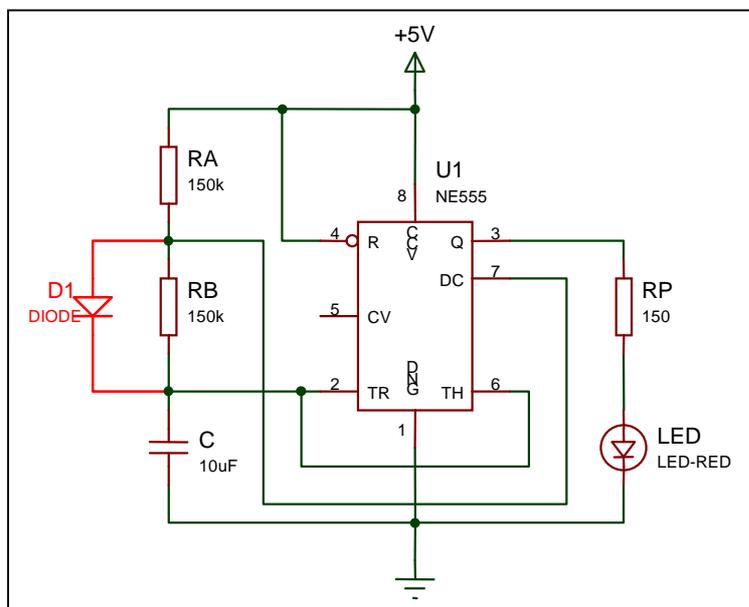
Modification du rapport cyclique

On souhaite modifier le rapport cyclique de manière à obtenir $\alpha = 1/2$.

Q7 - Quelle relation doit-on avoir entre « τ_{charge} » et « $\tau_{décharge}$ » ? Justifier.

Pour obtenir $\alpha = 1/2$, nous devons obtenir $\tau_{charge} = \tau_{décharge}$. La résistance à travers laquelle C se charge doit être égale à la résistance à travers laquelle C se décharge.

Q8 - À l'aide du cours, modifier le schéma structurel afin d'obtenir $\alpha = 1/2$. Lancer la simulation et imprimer et coller le « Schéma structurel » et le « Graphe de simulation ».



Q9 - Obtient-on $\alpha = 1/2$?

On obtient $\alpha \approx 1/2$. Le rapport cyclique n'est pas rigoureusement égal à 1/2.



Modification de la période (ou de T_H et T_B)

On souhaite diminuer les durées T_H et T_B avec un rapport cyclique de 1/2. On veut tout simplement diviser par deux la durée de l'éclairement de la LED.

Q10 - Proposer une solution simple en modifiant le schéma structurel. Justifier. Puis faire la vérification par la simulation. Imprimer le « Graphe de simulation ».

Deux solutions : Soit diviser par 2 la résistance de R_a et de R_b , soit diviser par 2 la capacité de C .

Si l'on choisit de diminuer la résistance de R_a et de R_b , il suffira de choisir la valeur normalisée de $82k\Omega$.

